

基于FPGA的直流电机脉宽调制控制

DC Motor Control Using Pulse-Width Modulation Based on FPGA

潘明, 许勇

Pan Ming, Xu Yong

(桂林电子工业学院计算机科学系, 广西桂林 541004)

(Dept. of Comp. Sci., Guilin Univ. of Elec. Tech., Guilin, Guangxi, 541004, China)

摘要:针对基于CPU的脉宽调制控制的不足, 给出一个基于FPGA的脉宽调制直流电机控制方案, 提出FPGA电机控制电路和数字比较器的VHDL设计方法。计算机仿真和控制结果表明, 该电路能有效地产生PWM控制信号控制电机的转速, 且控制精度由FPGA中的数字比较器决定。

关键词:直流电机 控制 脉宽调制 FPGA 数字比较器

中图分类号: TP332.3 文献标识码: A 文章编号: 1002-7378(2005)04-0219-03

Abstract: To solve the shortages of pulse-width modulation (PWM) control by CPU, a control method of DC motor by PWM based on field programmable gate array (FPGA) is presented. The DC motor control circuit by FPGA and the design method of digital comparator with VHDL are introduced. The result of computer simulation and control experiment shows that the circuit can output PWM signals effectively to control rotation speed of DC motor. The control precision mainly depends on the digital comparator in FPGA.

Key words: DC motor, control, pulse-width, modulation, field programmable gate array, digital comparator

直流电机一般由CPU控制产生脉宽调制(Pulse-Width Modulation, 简称PWM)信号, 而PWM信号通过模拟比较器产生, 比较器的一端接给定的参考电压, 另一端接周期性线性增加的锯齿波电压。当锯齿波电压小于参考电压时比较器输出低电平, 当锯齿波电压大于参考电压时比较器输出高电平。改变参考电压可以改变PWM波形中高电平宽度的比例。若用微机或单片机产生PWM信号波形, 需要通过D/A转换器产生锯齿波电压和设置参考电压, 并通过外接模拟比较器输出PWM波形。外围电路比较复杂, 这是基于CPU的PWM控制的不足。本文提出一种基于FPGA的脉宽调制式细分驱动直流电机方案, 并进行计算机仿真和实验验证。

1 基于FPGA的PWM控制

现场可编程通用门阵列(Field Programmable Gate Array, 简称FPGA)内部具有丰富的可编程资源。采用FPGA设计数字PWM控制器对直流电机

进行控制, 控制精度可以做得很高。它可以象基于CPU的PWM控制那样采用冯·诺依曼结构、顺序执行程序。FPGA设计的PWM控制器电路结构简单, 控制效果好、控制系统更可靠。直流电机调速控制最常用的开关型驱动电路有斩波式和脉宽调制式两种。与斩波式细分驱动电路相比, 脉宽调制式细分驱动电路的控制精度高、工作频率稳定, 但线路较复杂。因此, 脉宽调制式细分驱动电路多用于综合驱动性能要求较高的场合。

FPGA中的数字PWM控制与一般的模拟PWM控制不同。用FPGA产生PWM波形时, 只需FPGA内部资源就可以实现, 通过I/O口输出PWM波形。若用数字比较器代替模拟比较器, 数字比较器的一端接设定值计数器输出, 另一端接线性递增(锯齿波)计数器的输出。当线性计数器的计数值小于设定值时输出低电平, 当计数值大于设定值时输出高电平。采用数字比较器不必外接D/A转换器和模拟比较器, FPGA外部连线很少、电路简单、便于控制。直流电机的转速是随着PWM脉宽占空比的增大而减小, 控制精度受PWM细分精度的影响。因此, 脉宽调制式细分驱动电路的关键是控制PWM输出信

号的脉宽。

2 FPGA 电机控制电路的设计

基于FPGA的直流电机PWM控制电路主要由三部分组成^[1]:PWM脉宽调制信号产生电路;工作/停止控制和正/反转方向控制电路;由功率放大电路和H桥组成的正反转功率驱动电路(图1)。

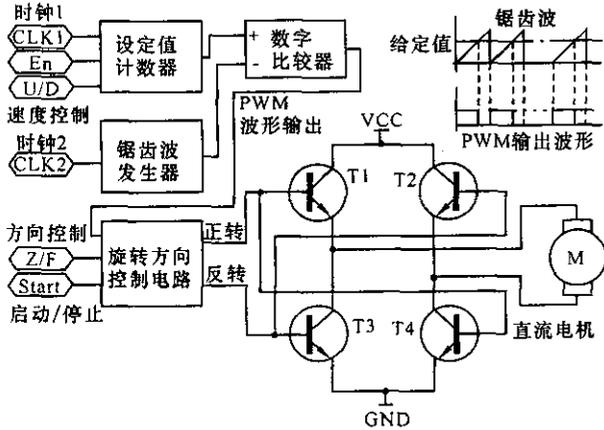


图1 FPGA 直流电机PWM控制电路

设定值计数器设置PWM信号的占空比。当U/D=1时,输入CLK2,使设定值计数器的输出值增加,PWM的占空比增加,电机转速加快;当U/D=0,输入CLK2,使设定值计数器的输出值减小,PWM的占空比减小,电机转速变慢。在CLK0的作用下,锯齿波计数器输出周期性线性增加的锯齿波。当计数值小于设定值时,数字比较器输出低电平;当计数值大于设定值时,数字比较器输出高电平,由此产生周期性的PWM波形。旋转方向控制电路控制直流电动机转向和启/停,该电路由两个2选1的多路选择器所组成,Z/F键控制电机的旋转方向:当Z/F=1时,PWM输出波形从正端Z进入H桥,电机正转;当Z/F=0时,PWM输出波形从负端F进入H桥,电机反转。START键通过“与”门控制PWM的输出,实现对电机的工作/停止控制:当START=1时,与门打开、允许电机工作;当START=0时,与门关闭、电机停止转动。H桥电路由大功率晶体管组成,PWM输出波形通过方向控制电路送到H桥,经功率放大以后驱动电机转动。图2是PWM控制电路结构图。

3 数字比较器的VHDL设计

数字比较器是产生PWM波形的核心组成部分^[1],以下给出了用VHDL语言描述的数字比较器。比较器的实体名为COMPARATOR_C,设计中

调用了IEEE标准库函数IEEE.STD_LOGIC_1164.all,为了比较2个信号的大小,调用了IEEE.STD_LOGIC_UNSIGNED.all库函数。比较器的两路数字信号输入分别为CIN1和CIN2,为用矢量形式表示的8位二进制数。输出信号有CLT、CEQ和CGT,在EQUALITY:process(CIN1,CIN2)过程中,用IF语句来描述输入信号(CIN1,CIN2)与输出信号(CLT,CEQ,CGT)之间的关系。

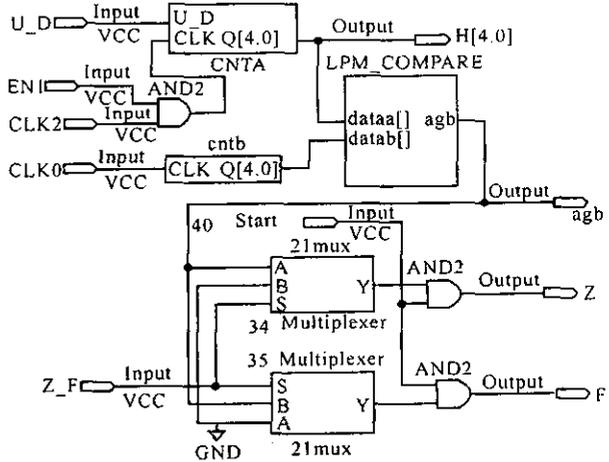


图2 FPGA 的中PWM控制电路

数字比较器VHDL语言如下:

```

library IEEE;
use IEEE.STD_LOGIC_1164.all;
use IEEE.STD_LOGIC_UNSIGNED.all;
entity COMPARATOR_C is
port (CIN1, CIN2: in STD_LOGIC_VECTOR(7 downto 0);
      CLT,CEQ,CGT: out std_logic);
end entity COMPARATOR_C;
architecture RTL of COMPARATOR_C is
begin
EQUALITY:process (CIN1,CIN2)
begin
if (CIN1 = CIN2) then
CEQ <= '1';
else
CEQ <= '0';
end if;
if (CIN1 > CIN2) then
CGT <= '1';
else
CGT <= '0';
end if;
if (CIN1 < CIN2) then
CLT <= '1';
else

```

```

CLT <= '0';
end if;
end process EQUALITY;
end architecture RTL;

```

图3是数字比较器的RTL结构,图4是数字比较器的仿真波形。从图4仿真波形图可以看出,当 $CIN > CIN2$ 时,CGT输出高电平;当 $CIN < CIN2$ 时,CLT输出高电平;当 $CIN = CIN2$ 时,CEQ输出高电平。根据两路输入信号之间的大小关系,确定相应的输出信号。

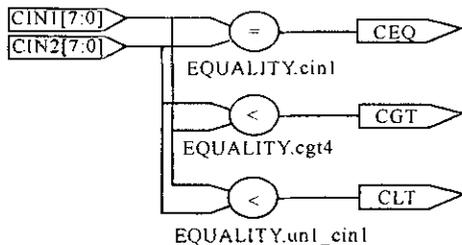


图3 数字比较器的RTL结构

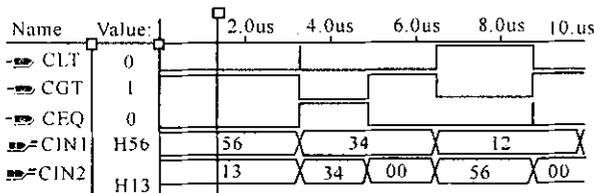


图4 数字比较器的仿真波形

4 计算机仿真

PWM控制电路由细分计数器和脉宽计数器组

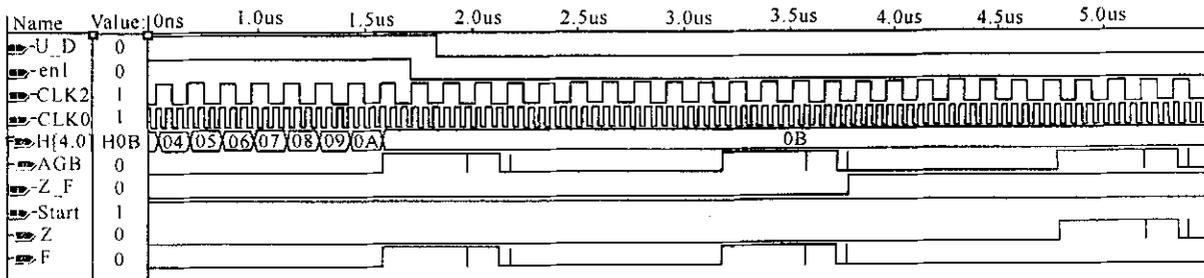


图5 计算机仿真输出波形

5 结束语

本文给出采用VHDL设计FPGA脉宽调制控制方案,计算机仿真和对直流电机控制的结果表明,该电路能有效地产生PWM控制信号控制电机的转速,控制精度由FPGA中的数字比较器决定。电机实验中采用的比较器为5位,若增加数字比较器的位数,就可以提高电机转速的控制精度。用FPGA的I/O口产生PWM控制信号,一片FPGA可以同时输出多路PWM信号。电路中省去了D/A转换器,使电

成。细分计数器确定脉冲宽度,脉宽计数器在CLK0的激励下输出从0开始的逐渐增大的锯齿波。两路计数器的输出同时加在数字比较器上,当脉宽计数器输出值小于细分计数器输出的规定值时,比较器输出低电平;当脉宽计数器输出值大于细分计数器输出的规定值时,比较器输出高电平。改变细分计数器的设定值,就可以改变PWM输出信号的占空比。细分计数器是一个双向计数器,可以进行加/减计数,由U_D控制其加/减计数方向,CLK是计数时钟输入端。为了便于连续变速控制,在计数器的CLK端通过“与”门,加入了CLK2外部变速控制附加时钟,并由EN信号控制是否允许变速。实验电路中对直流电机转速进行了32级细分。

图5给出采用FPGA的PWM控制仿真输出波形,每个PWM周期由32个时钟周期CLK0所组成。图5中细分计数器设定值为0BH,当脉宽计数器cntb的计数值小于0BH时,H桥的反转控制信号F为高电平,而在大于0BH到1FH之间F输出低电平。通过U_D改变细分计数器设定值,可以改变1个PWM周期中高低电平的比值,即PWM输出信号的占空比。驱动直流电机转动的是PWM电流的平均值,PWM输出信号的占空比变化,从而也改变了直流电机的转速。计算机仿真结果表明,FPGA电机控制电路能有效地产生PWM控制信号控制电机的转速,且控制精度由FPGA中的数字比较器决定。

路变得更加简洁,同时也降低控制器的成本。FPGA内部采用状态机结构,遇到干扰时,能很快从异常状态转入正常工作状态,保证了控制系统具有高的可靠性。

参考文献:

[1] 潘松,黄继业. EDA技术实用教程[M]. 北京:科学出版社,2002.

(责任编辑:黎贞崇)